

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 749 397

②1 N° d'enregistrement national : 96 07132

⑤1 Int Cl⁶ : G 01 R 31/36

⑫

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 04.06.96.

③0 Priorité :

④3 Date de la mise à disposition du public de la
demande : 05.12.97 Bulletin 97/49.

⑤6 Liste des documents cités dans le rapport de
recherche préliminaire : *Se reporter à la fin du
présent fascicule.*

⑥0 Références à d'autres documents nationaux
apparentés :

⑦1 Demandeur(s) : SAT SOCIETE ANONYME DE
TELECOMMUNICATIONS SOCIETE ANONYME —
FR.

⑦2 Inventeur(s) : SIMON JEAN JACQUES.

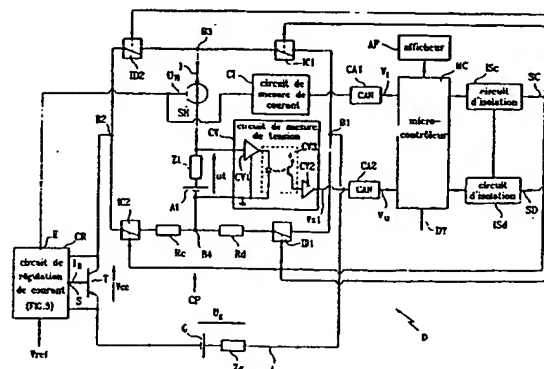
⑦3 Titulaire(s) :

⑦4 Mandataire : MARTINET ET LAPOUX.

⑤4 PROCEDE ET DISPOSITIF DE MESURE DE L'ETAT DE CHARGE D'UN ACCUMULATEUR.

⑤7 L'état de charge d'un accumulateur (A1) est mesuré à partir des étapes suivantes lorsque l'état de charge est élevé: appliquer une impulsion de courant de charge constant à l'accumulateur, et mesurer la tension (U_t) aux bornes de l'accumulateur à au moins un instant prédéterminé pendant l'impulsion de courant de charge. L'état de charge de l'accumulateur est mesuré quelle que soit sa valeur en réalisant les étapes supplémentaires suivantes: appliquer une impulsion de courant de décharge constant à l'accumulateur, et mesurer la tension (U_t) aux bornes de l'accumulateur à au moins un instant prédéterminé pendant l'impulsion de courant de décharge.

L'état de charge d'un accumulateur est évalué même lorsque les caractéristiques d'admittance de ce dernier ne sont pas univoques.



FR 2 749 397 - A1



Procédé et dispositif de mesure de l'état de charge
d'un accumulateur

La présente invention concerne un procédé de
5 mesure de l'état de charge d'un accumulateur et un
dispositif pour la mise en oeuvre du procédé. Plus
particulièrement, la présente invention a trait à une
mesure d'état de charge en appliquant une contrainte
impulsionnelle à l'accumulateur.

10

La demande de brevet FR-A-2 685 780 divulgue un
procédé de mesure de l'état de charge d'un générateur
électrochimique selon lequel une impulsion de tension
constante est appliquée à une batterie de façon à lui
15 faire délivrer un courant de décharge. Une mesure
dudit courant de décharge est effectuée immédiatement
avant la fin de l'impulsion, ce qui permet de déduire
l'admittance de la batterie et l'état de charge de
celle-ci. Ce procédé n'est toutefois applicable que
20 dans le cas où la caractéristique d'admittance
interne de la batterie en fonction de l'état de
charge est univoque, c'est-à-dire qu'à une admittance
déterminée correspond un seul état de charge. Ceci ne
se produit que pour des valeurs d'état de charge
25 faibles. Pour des états de charge élevés, il n'est
pas possible d'évaluer l'état de charge d'un
accumulateur par ce procédé.

En outre, dans la pratique, la courbe
caractérisant l'admittance d'un accumulateur en
30 fonction de son état de charge est sensiblement
linéaire pour des états de charge faibles, mais
s'infléchit pour des états de charge plus élevés. A
la figure 1, la courbe Cdch est un exemple de
caractéristique d'admittance en fonction de l'état de
35 charge d'un accumulateur de type nickel-cadmium

obtenue en appliquant à l'accumulateur un courant de décharge. L'admittance, outre le caractère non-bijectif de sa caractéristique, présente une faible sensibilité pour des états de charge supérieurs à 60%
5 rendant l'évaluation de l'état de charge au moyen d'un courant de décharge peu précise.

La présente invention vise à remédier aux inconvénients précités en fournissant un procédé et
10 un dispositif de mesure de l'état de charge d'un accumulateur qui soit plus précis pour des valeurs d'état de charge élevées et applicables quel que soit le courant impulsionnel.

15 A cette fin, un procédé de mesure de l'état de charge d'un accumulateur est caractérisé en ce qu'il comprend les étapes successives suivantes :

- appliquer une impulsion de courant de charge constant audit accumulateur, et
- 20 - mesurer la tension aux bornes dudit accumulateur à au moins un instant prédéterminé pendant ladite impulsion de courant de charge.

La caractéristique d'admittance en fonction de l'état de charge obtenue par l'application d'un
25 courant de charge dans l'accumulateur présente en effet, comme montré par la courbe Cch à la figure 1, une sensibilité bien meilleure, pour des états de charge élevés, c'est-à-dire supérieurs à 60 % dans le cas d'un accumulateur nickel-cadmium, que la courbe
30 d'admittance obtenue avec un courant de décharge.

Le procédé selon l'invention vise également à mesurer l'état de charge d'un accumulateur pour un courant impulsionnel quelconque à travers

l'accumulateur et quelle que soit la valeur de l'état de charge.

Ainsi, le procédé comprend en outre les étapes successives suivantes :

5 - appliquer une impulsion de courant de décharge constant audit accumulateur, et

 - mesurer la tension aux bornes dudit accumulateur à au moins un instant prédéterminé pendant ladite impulsion de courant de décharge.

10 L'utilisation des deux caractéristiques d'admittance, pour un courant de charge et un courant de décharge, permet de lever l'ambiguïté due à la non-bijectivité de ces deux courbes.

15 Afin de déterminer la réponse de l'accumulateur à l'impulsion de charge, l'étape de mesurer la tension aux bornes de l'accumulateur pendant l'impulsion de charge peut être effectuée à un instant précédant immédiatement l'instant de fin de
20 ladite impulsion de charge.

 De façon analogue, l'étape de mesurer la tension aux bornes de l'accumulateur pendant l'impulsion de décharge peut être effectuée à un instant précédant immédiatement l'instant de fin de ladite impulsion de
25 décharge.

 Afin d'évaluer l'admittance de l'accumulateur pour un courant de charge, le procédé peut comprendre une étape pour mesurer le courant traversant
30 l'accumulateur à un instant proche de la moyenne des instants de début et de fin de ladite impulsion de charge.

 De même, le procédé peut comprendre une étape pour mesurer le courant traversant l'accumulateur à

un instant proche de la moyenne des instants de début et de fin de ladite impulsion de décharge.

Il est également souhaitable de pouvoir vérifier
5 expérimentalement la réponse théorique en tension de l'accumulateur à une impulsion de courant de charge constant. Des étapes peuvent alors être prévues pour mesurer la tension aux bornes de l'accumulateur à un instant suivant immédiatement l'instant de début de
10 ladite impulsion de charge et à un instant proche de la moyenne des instants de début et de fin de ladite impulsion de charge.

De manière comparable, le procédé peut
comprendre des étapes pour mesurer la tension aux
15 bornes de l'accumulateur à un instant suivant immédiatement l'instant de début de ladite impulsion de décharge et à un instant proche de la moyenne des instants de début et de fin de ladite impulsion de décharge.

20

Un dispositif pour la mise en oeuvre du procédé selon l'invention, pour mesurer l'état de charge d'un accumulateur à tester au moyen d'un générateur auxiliaire, est caractérisé en ce qu'il comprend

25 - un moyen pour appliquer une impulsion de courant de charge audit accumulateur à partir dudit générateur auxiliaire,

- un moyen pour réguler le courant traversant l'accumulateur à une valeur constante de manière à
30 imposer un courant constant à l'accumulateur pendant ladite impulsion de charge, et

- un moyen pour mesurer la tension aux bornes de l'accumulateur à au moins un instant prédéterminé pendant ladite impulsion de charge.

35

Le dispositif peut comprendre en outre un moyen pour appliquer une impulsion de courant de décharge à l'accumulateur à partir dudit générateur auxiliaire. Le moyen pour réguler impose alors un courant constant à l'accumulateur pendant ladite impulsion de décharge. Le moyen pour mesurer mesure la tension aux bornes de l'accumulateur à au moins un instant prédéterminé pendant ladite impulsion de décharge.

Le générateur auxiliaire peut alimenter un circuit en pont formé par quatre branches latérales et une branche diagonale. La branche diagonale comprend l'accumulateur. Une première branche latérale comprend un premier interrupteur. Une seconde branche latérale comprend un second interrupteur et une résistance de décharge. Une troisième branche latérale comprend un troisième interrupteur et une résistance de charge. Une quatrième branche latérale comprend un quatrième interrupteur. Les première et troisième branches latérales forment alors ledit moyen pour appliquer une impulsion de courant de charge à l'accumulateur à partir dudit générateur auxiliaire et sont traversées, avec ladite branche diagonale, par un courant seulement pendant une impulsion de charge. Les seconde et quatrième branches latérales forment ledit moyen pour appliquer une impulsion de courant de décharge à l'accumulateur à partir dudit générateur auxiliaire et sont traversées, avec ladite branche diagonale, par un courant seulement pendant une impulsion de décharge.

Typiquement, ledit moyen pour réguler le courant traversant l'accumulateur comprend une sonde à effet Hall connectée en série avec l'accumulateur

produisant une tension de sortie dépendant du courant traversant l'accumulateur, un circuit de régulation recevant la tension de sortie de la sonde à effet Hall, et un transistor connecté en série avec le

5 générateur auxiliaire et dont le courant de base est commandé par le circuit de régulation en réponse aux variations du courant traversant l'accumulateur.

Afin de réguler le courant traversant

10 l'accumulateur pendant les impulsions de charge et les impulsions de décharge, c'est-à-dire indépendamment du sens du courant à travers l'accumulateur, le circuit de régulation peut comprendre en entrée un circuit redresseur produisant

15 une tension de sortie égale à la valeur absolue de la tension de sortie de ladite sonde à effet Hall.

Le circuit de régulation peut comprendre un isolateur opto-électronique, de manière à isoler

20 galvaniquement des moyens de mesure de tension dans le circuit de régulation et le circuit de puissance comprenant l'accumulateur et le générateur auxiliaire.

Egalement à des fins d'isolation, le moyen pour

25 mesurer la tension aux bornes de l'accumulateur peut comprendre au moins un isolateur opto-électronique.

Le dispositif peut comprendre en outre un moyen, de préférence isolé galvaniquement de l'accumulateur

30 et du générateur auxiliaire, pour mesurer le courant traversant l'accumulateur.

D'autres caractéristiques et avantages de la présente invention apparaîtront plus clairement à la

35 lecture de la description suivante de plusieurs

réalisations préférées de l'invention en référence aux dessins annexés correspondants dans lesquels :

- la figure 1 est un diagramme montrant deux courbes d'admittance d'un accumulateur de type nickel-cadmium en fonction de l'état de charge (capacité/capacité nominale) de ce dernier, déterminées en appliquant respectivement un courant de charge et un courant de décharge à l'accumulateur ;
- la figure 2 est un bloc-diagramme d'un dispositif de mesure de l'état de charge d'un accumulateur conforme à l'invention ;
- la figure 3 est un bloc-diagramme d'un circuit de régulation inclus dans le dispositif de mesure de la figure 2 ;
- la figure 4A est un chronogramme de signaux de commande de décharge et de charge délivrés par un microcontrôleur inclus dans le dispositif de mesure de la figure 2 ;
- la figure 4B est un chronogramme de la réponse en tension de l'accumulateur de la figure 2 à une impulsion de courant de décharge constant et une impulsion de courant de charge constant ; et
- la figure 5 est un algorithme d'un procédé de mesure de l'état de charge d'un accumulateur conforme à la présente invention.

En référence à la figure 2, un dispositif de mesure D pour mesurer l'état de charge d'un accumulateur électrique A_t à tester ayant une impédance interne Z_t comprend, selon une première réalisation conforme à l'invention, un circuit en pont CP formé de quatre branches latérales et d'une branche diagonale, et un générateur électrique auxiliaire G, du type accumulateur. Le générateur G

délivre une tension U_g supérieure à la tension nominale de l'accumulateur A_t et présente une impédance interne Z_g . La tension U_g est typiquement égale à 12 Volts. La borne positive du générateur G est reliée à une première borne B_1 du circuit en pont CP. Une seconde borne B_2 du circuit en pont CP est reliée au collecteur d'un transistor T , de type bipolaire NPN. L'émetteur du transistor T est connecté à la borne négative du générateur auxiliaire G .

Une première branche latérale B_1-B_3 du circuit en pont CP comprend un premier interrupteur IC_1 . Une seconde branche latérale B_1-B_4 est constituée par un second interrupteur ID_1 et une résistance de décharge R_d en série. Une troisième branche latérale B_2-B_4 inclut un troisième interrupteur IC_2 et une résistance de charge R_c en série. Une quatrième branche latérale B_2-B_3 comprend un quatrième interrupteur ID_2 . La branche diagonale B_3-B_4 comporte en série l'accumulateur à tester A_t et une sonde à effet Hall SH . Les interrupteurs IC_1 , ID_1 , IC_2 et ID_2 sont des transistors MOS.

La sonde à effet Hall SH applique une tension de sortie U_H à une entrée E d'un circuit de régulation de courant CR . Une sortie S du circuit CR est directement appliquée à la base du transistor T .

Le dispositif D comprend également un microcontrôleur MC , dont le rôle est de commander les interrupteurs IC_1 , ID_1 , IC_2 et ID_2 du circuit en pont CP et d'acquérir des signaux de données de mesure numériques V_I et V_U représentatifs respectivement du courant passant dans l'accumulateur A_t et de la tension aux bornes de ce dernier.

Le dispositif D génère des impulsions de courant constant de charge et de décharge dans l'accumulateur à tester At.

Pour générer une impulsion de charge, le
5 microcontrôleur MC applique un signal de commande de charge SC mis à l'état "1" aux premier et troisième interrupteurs IC1 et IC2 et un signal de commande de décharge SD mis à l'état "0" aux second et quatrième interrupteurs ID1 et ID2, de manière à fermer les
10 interrupteurs IC1 et IC2 et ouvrir les interrupteurs ID1 et ID2. Un courant I circule depuis la borne positive du générateur auxiliaire G, successivement à travers l'interrupteur IC1, la sonde à effet Hall SH, l'accumulateur At, la résistance de charge Rc,
15 l'interrupteur IC2 et la jonction collecteur-émetteur du transistor T.

Pour générer une impulsion de décharge, le microcontrôleur MC met le signal de commande de charge SC à "0" et le signal de commande de décharge
20 SD à "1", de manière à ouvrir les interrupteurs IC1 et IC2 et fermer les interrupteurs ID1 et ID2. Le courant I circule alors depuis la borne positive du générateur G à travers l'interrupteur ID1, la résistance de décharge Rd, l'accumulateur At, la
25 sonde à effet Hall SH, l'interrupteur ID2 et la jonction collecteur-émetteur du transistor T.

Le courant I traversant l'accumulateur At se propage ainsi suivant deux sens opposés B3-B4 et B4-B3 dans la branche diagonale du circuit en pont CP pendant des impulsions de charge et décharge
30 respectivement, mais suivant un seul sens à travers le transistor T, c'est-à-dire du collecteur vers l'émetteur. Grâce à la présence du circuit en pont CP, un seul circuit de régulation de courant CR est
35 activé pour les deux types d'impulsion.

Lors d'une impulsion de courant de charge ou de décharge dans l'accumulateur At, l'intensité du courant I traversant l'accumulateur est maintenue constante par la sonde à effet Hall SH, le circuit de régulation CR et le transistor T. La sonde à effet Hall SH transforme le courant I traversant l'accumulateur At en la tension U_H proportionnelle à l'intensité du courant I. La tension U_H est appliquée à l'entrée E du circuit de régulation CR. Le circuit CR fournit un courant de régulation I_R à la base du transistor T dépendant de la tension U_H et d'une tension de référence positive V_{ref} . Le courant de régulation I_R varie afin de réguler le courant de collecteur du transistor T, et réguler ainsi le courant I traversant l'accumulateur à une valeur de courant constante I_0 proportionnelle à la tension de référence V_{ref} .

Les résistances de charge R_c et de décharge R_d sont choisies de façon que le transistor T fonctionne sensiblement en correspondance avec le milieu d'un segment limité par deux points d'intersection entre la droite de charge du transistor et les deux axes de coordonnées dans la caractéristique de courant collecteur en fonction de la tension collecteur-émetteur V_{ce} du transistor. Le transistor est typiquement polarisé dans la zone de saturation de la caractéristique précitée.

Le circuit de régulation de courant CR montré à la figure 3 est une boucle de contre-réaction comprenant un circuit capteur de courant 1, un soustracteur 2, un circuit de correction d'erreur 3, un additionneur 4, un isolateur opto-électronique 5 et un amplificateur de puissance 6. Le circuit capteur de courant 1 inclut essentiellement un

adaptateur d'impédance 10, un circuit redresseur 11 et un amplificateur non-inverseur 12.

La tension de sortie U_H de la sonde à effet Hall SH est appliquée, à l'entrée E du circuit CR, à l'adaptateur d'impédance 10. L'adaptateur d'impédance 10, constitué par un amplificateur opérationnel avec une simple rétroaction négative comme montré à la figure 3, fournit une tension U_{mes} égale à la tension U_H . L'impédance d'entrée du circuit 10 est très grande de sorte que très peu de courant issu de la sonde à effet Hall SH entre dans le circuit de régulation CR. Le circuit redresseur 11 délivre en sortie une tension $|U_{mes}|$ égale à la valeur absolue de la tension d'entrée U_{mes} afin de s'affranchir du signe de cette dernière tension. Le circuit redresseur 11 fournit ainsi une tension toujours positive à l'amplificateur 12 quel que soit le sens du courant I à travers l'accumulateur At. L'amplificateur 12 amplifie la tension $|U_{mes}|$ en une tension positive V_{mes} appliquée à une entrée positive du soustracteur 2.

Une entrée négative du soustracteur 2 reçoit la tension de référence V_{ref} proportionnelle au courant I_0 que l'on souhaite imposer à travers l'accumulateur At pendant les impulsions de charge et décharge. Le signal de sortie ($V_{mes} - V_{ref}$) du soustracteur 2 est transmis au circuit de correction d'erreur 3. Ce dernier est un correcteur classique du type proportionnel-intégral, dit également correcteur PI. La fonction de transfert du correcteur PI est typiquement la somme de celle d'un amplificateur inverseur et de celle d'un intégrateur.

La sortie du circuit de correction d'erreur 3 est reliée à l'additionneur 4 qui délivre une tension de sortie V_s égale à la somme de la tension de sortie

du circuit de correction d'erreur 3 et d'une tension de polarisation positive prédéterminée V_{pol} . La tension V_{pol} est ajustée de manière à rendre le transistor T passant et produire à travers
5 l'accumulateur At un courant proche du courant I_0 que l'on souhaite imposer pendant les impulsions de charge et décharge.

La sortie de l'additionneur 4 est reliée à l'isolateur opto-électronique 5, et en particulier à
10 à l'anode d'une diode électroluminescente D à travers une résistance R1. La cathode de la diode D est mise à la terre. La diode électroluminescente D, parcourue par le courant de sortie I_s de l'additionneur 4 éclaire la jonction base-émetteur d'un
15 phototransistor bipolaire NPN Tph créant ainsi un courant de base variable I_B sur la base du phototransistor dépendant du courant I_s . Le collecteur du phototransistor Tph est relié directement au collecteur du transistor T. L'émetteur
20 du transistor Tph est relié à l'émetteur et à la base du transistor T respectivement à travers une résistance R2 et à travers l'amplificateur de puissance 6. L'isolateur opto-électronique 5 assure une isolation galvanique entre l'additionneur 4 et
25 l'amplificateur de puissance 6, et donc entre l'entrée E de la boucle de contre-réaction et la sortie de celle-ci matérialisée par le transistor T.

L'amplificateur de puissance 6 a pour rôle d'amplifier le courant de collecteur du
30 phototransistor Tph et produire un courant de régulation I_R suffisamment élevé sur la base du transistor T. Le circuit 6 comporte un transistor bipolaire NPN T1 dont la base est reliée à l'émetteur du phototransistor Tph, le collecteur est relié aux
35 collecteurs du phototransistor Tph et du transistor

T, et l'émetteur est connecté à travers une résistance R3 à l'émetteur du transistor T. En variante, l'amplificateur de puissance 6 comprend plusieurs transistors bipolaires en cascade reliés l'un par rapport à l'autre de la même manière que le transistor T1 par rapport au phototransistor Tph.

Ainsi, lors d'une impulsion de courant de charge dans l'accumulateur At commandée par le microcontrôleur MC, le courant I à travers l'accumulateur a tendance à diminuer pendant l'impulsion du fait de la charge de ce dernier. Le soustracteur 2 produit alors une tension de sortie négative, ce qui accroît les tensions de sortie du correcteur d'erreur 3 et de l'additionneur 4 et le courant I_B sur la base du phototransistor Tph, et augmente ainsi le courant I de manière à le ramener à la valeur I_0 .

Inversement, lors d'une impulsion de courant de décharge dans l'accumulateur At, le courant à travers l'accumulateur a tendance à augmenter pendant l'impulsion. Le soustracteur 2 produit alors une tension de sortie positive, ce qui décroît la tension V_s de sortie de l'additionneur 4 et le courant I_B sur la base du phototransistor Tph et diminue ainsi le courant I pour le ramener à la valeur I_0 .

Le dispositif de mesure d'état de charge d'accumulateur D comprend en outre un circuit de mesure de courant CI et un circuit de mesure de tension CV, comme montré à la figure 2. Des signaux analogiques de tension sortant des circuits CI et CV sont fournis à des convertisseurs analogiques-numériques CA1 et CA2 respectivement, qui transforment ces signaux en les signaux de données de

mesure numériques V_I et V_U à acquérir et traiter par le microcontrôleur MC.

Le circuit de mesure de tension CV a pour rôle de produire une tension de sortie V_{s1} égale à la tension U_t aux bornes de l'accumulateur At, et d'isoler galvaniquement l'accumulateur du microcontrôleur MC. Le circuit CV est par exemple constitué de deux amplificateurs-adaptateurs d'impédance CV1 et CV2 dont l'entrée de l'un est reliée à l'accumulateur At et la sortie de l'autre est reliée au convertisseur CA2, et d'un isolateur opto-électronique CV3 isolant galvaniquement les deux amplificateurs CV1 et CV2.

Le circuit de mesure de courant CI est, selon une première variante, identique au circuit adaptateur d'impédance 10 représenté à la figure 3. Selon une seconde variante, le circuit CI est confondu avec l'adaptateur d'impédance 10 et la tension U_{mes} récupérée pour être transmise directement au convertisseur analogique-numérique CA1, comme indiqué en trait pointillé à la sortie de l'adaptateur d'impédance 10 à la figure 3. Enfin, selon une troisième variante, le circuit de mesure de courant CI est supprimé, et la tension de sortie U_H de la sonde à effet Hall SH est directement appliquée au convertisseur CA1. Selon les trois variantes précitées, le circuit de mesure de courant CI est isolé galvaniquement du circuit de puissance incluant notamment l'accumulateur At et le générateur auxiliaire G par la sonde à effet Hall SH.

Afin d'isoler complètement le circuit d'acquisition de mesure et de commande incluant les circuits CI, CV et MC du circuit de puissance comprenant notamment l'accumulateur At et le

générateur auxiliaire G, la commande des interrupteurs MOS IC1, IC2, ID1 et ID2 par le microcontrôleur MC est de préférence isolée galvaniquement. Le dispositif D comprend à cet effet
5 un premier circuit d'isolation ISc isolant galvaniquement le microcontrôleur des interrupteurs de charge IC1 et IC2, et un second circuit d'isolation ISd isolant galvaniquement le microcontrôleur des interrupteurs de décharge ID1 et
10 ID2. Dans chacun des circuits d'isolation ISc et ISd, par exemple, un transformateur isole un circuit d'amplification et de mise en forme d'impulsion relié au microcontrôleur et deux circuits d'amplification reliés chacun à un interrupteur MOS.

15

Selon une seconde réalisation du dispositif de mesure de l'état de charge d'un accumulateur, seulement des impulsions de charge sont considérées. Dans ce cas, les branches latérales B1-B4 et B2-B3 du
20 circuit en pont CP sont supprimées, ainsi que l'un des interrupteurs de charge IC1 et IC2. Les impulsions de courant de charge sont appliquées par le générateur auxiliaire G à l'aide de l'interrupteur de charge restant IC1 ou IC2 commandé par le signal
25 SC délivré par le microcontrôleur MC.

Le procédé de mesure de l'état de charge d'un accumulateur selon l'invention est maintenant détaillé en référence aux figures 4A, 4B et 5.

30 La figure 4A est un chronogramme des signaux logiques de commande de charge SC et de décharge SD. Initialement, ces signaux sont à l'état "0". En réponse à une impulsion extérieure de déclenchement de test DT appliquée au microcontrôleur MC, le signal
35 de commande de décharge SD est mis à "1" à un premier

instant t_0 afin de déclencher une impulsion de décharge de courant constant $I = I_0$ dans l'accumulateur At. L'impulsion de décharge est terminée à un second instant t_1 tel que $t_1 - t_0 = 480$ ms. Le signal SD est alors remis à "0". A un troisième instant t_2 choisi tel que $(t_2 - t_1)$ soit sensiblement égal à $(t_1 - t_0)$, le signal de commande de charge SC est mis à "1" de manière à déclencher une impulsion de charge de courant constant I dans l'accumulateur At. L'impulsion de charge dure jusqu'à un quatrième instant t_3 également espacé de 480 ms du troisième instant t_2 .

Ainsi, à chaque impulsion de déclenchement de test DT, le microcontrôleur MC démarre un cycle comprenant une impulsion de décharge suivie par une impulsion de charge. Des mesures du courant I traversant l'accumulateur At et de la tension U_t aux bornes de ce dernier sont acquises pendant les impulsions de décharge et charge. A la fin du cycle des calculs d'admittances sont effectués par le microcontrôleur afin de déterminer l'état de charge de l'accumulateur.

La figure 4B montre, à titre d'exemple, un chronogramme de la variation de tension ΔU_t de la tension U_t aux bornes de l'accumulateur lors des impulsions de décharge et charge précitées.

La figure 5 représente l'algorithme de mesure d'état de charge mis en oeuvre par le microcontrôleur MC. A une première étape E1, le microcontrôleur est en état de veille, en attente d'une impulsion de déclenchement de test DT. Dès qu'une impulsion DT active le microcontrôleur, une impulsion de décharge est produite par la mise à "1" du signal de commande de décharge SD à une étape suivante E2 à l'instant t_0 . A une étape E3, une mesure du courant I

traversant l'accumulateur At est effectuée à un instant t_{id} compris entre t_0 et t_1 , c'est-à-dire pendant la durée d'impulsion de décharge. Typiquement t_{id} est égal à la moyenne de t_0 et t_1 . La mesure du courant I est obtenue par l'acquisition du signal numérique V_I sortant du convertisseur analogique-numérique CA1. A une étape E4, la tension U_t aux bornes de l'accumulateur est mesurée à un instant t_{1-} précédant juste l'instant de fin d'impulsion de décharge t_1 . Typiquement, t_{1-} est égal à $(t_1 - 2 \text{ ms})$. La mesure de la tension U_t est obtenue par l'acquisition du signal numérique V_U en sortie du convertisseur analogique-numérique CA2. L'impulsion de décharge est arrêtée par la remise à "0" du signal SD à une étape suivante E5 à l'instant t_1 . Une période de repos est établie depuis l'instant t_1 jusqu'à l'instant t_2 , au cours de laquelle les signaux SC et SD sont à "0" et aucune mesure n'est acquise.

A une étape E6, une impulsion de charge est produite par la mise à "1" du signal de commande de charge SC à l'instant t_2 . Une mesure de courant est réalisée à une étape suivante E7, à un instant t_{ic} compris entre t_2 et t_3 . De préférence t_{ic} est égal à la moyenne des instants t_2 et t_3 . A une étape E8, la tension U_t aux bornes de l'accumulateur est mesurée à un instant t_{3-} précédant immédiatement l'instant de fin d'impulsion de charge t_3 . L'instant t_{3-} est par exemple égal à $(t_3 - 2 \text{ ms})$. A une étape E9, le signal de commande de charge SC est remis à "0" et l'impulsion de charge est arrêtée à l'instant t_3 . Le cycle d'acquisition de mesures est alors terminé.

Au cours d'une dernière étape E10, des admittances de l'accumulateur sont calculées pour la décharge et la charge à partir des valeurs de courant

et tension mesurées aux étapes E3, E4, E7 et E8. A l'admittance correspondant à la décharge sont associées parfois deux valeurs d'état de charge dans la courbe Cdch décrivant l'admittance lors d'une
5 décharge en fonction de l'état de charge représentée à la figure 1. De même deux valeurs d'état de charge distinctes peuvent se présenter pour la valeur d'admittance à la charge. L'utilisation des courbes d'admittance pour à la fois la décharge et la charge
10 permet de lever l'ambiguïté sur l'état de charge et d'évaluer ce dernier précisément quelle que soit sa valeur. La valeur de l'état de charge est affichée à l'étape E10 par un afficheur AF relié au microcontrôleur MC dans le dispositif D.

15 Selon une première variante de l'algorithme montré à la figure 5, ce dernier comprend en outre une étape E23 intercalée entre les étapes E2 et E3. Au cours de l'étape E23, la tension aux bornes de l'accumulateur est mesurée à un instant t_0+ suivant
20 immédiatement l'instant de début d'impulsion de décharge t_0 , c'est-à-dire égal à $(t_0 + 2 \text{ ms})$ par exemple. Une étape E34 est également prévue entre les étapes E3 et E4 pour mesurer la tension aux bornes de l'accumulateur à un instant t_{ud} proche de la moyenne
25 des instants t_0 et t_1 , et typiquement égal à $t_0 + 300 \text{ ms}$. Les étapes additionnelles E23 et E34 ne sont pas nécessaires à l'établissement des admittances et de l'état de charge, mais servent à vérifier
30 expérimentalement l'allure de la courbe de réponse en tension de l'accumulateur à une impulsion de courant de décharge constante, montrée à la figure 4B.

Selon une seconde variante, qui peut être combinée à la première variante, l'algorithme inclut une étape E67 intercalée entre les étapes E6 et E7,
35 et une étape E78 mise en oeuvre entre les étapes E7

et E8. L'étape E67 consiste à acquérir une mesure de la tension aux bornes de l'accumulateur à un instant t_2+ suivant immédiatement l'instant t_2 , et égal typiquement à $(t_2 + 2 \text{ ms})$. Une autre valeur de tension est mesurée à l'étape E78 à un instant t_{uc} proche de la moyenne entre t_2 et t_3 , et égal à $(t_2 + 300 \text{ ms})$. Les étapes E67 et E78 jouent un rôle comparable à celui des étapes E23 et E34, relativement à la vérification expérimentale de l'allure de la courbe de réponse en tension de l'accumulateur à une impulsion de courant de charge constant.

Selon une troisième variante, correspondant à la seconde réalisation de dispositif précédemment décrite, l'algorithme mis en oeuvre par le microcontrôleur est seulement constitué par les étapes E1 et E6 à E10. Seule l'impulsion de courant de charge est alors considérée, et l'étape E10 détermine l'état de charge de l'accumulateur de préférence pour des états de charge élevés, c'est-à-dire supérieurs à 60 % pour un accumulateur de type nickel-cadmium, comme expliqué dans le préambule de la description. Les étapes E67 et E78 peuvent être utilisées dans la troisième variante, de la même manière que dans la seconde variante.

REVENDEICATIONS

- 1 - Procédé de mesure de l'état de charge d'un accumulateur (At) caractérisé en ce qu'il comprend
5 les étapes successives suivantes :
- appliquer (E6) une impulsion de courant de charge constant audit accumulateur, et
 - mesurer (E8) la tension (U_t) aux bornes dudit accumulateur à au moins un instant prédéterminé (t_{3-})
10 pendant ladite impulsion de courant de charge.
- 2 - Procédé conforme à la revendication 1, selon lequel ladite étape (E8) de mesurer la tension aux bornes de l'accumulateur pendant ladite impulsion de charge est effectuée à un instant (t_{3-}) précédant
15 immédiatement l'instant de fin (t_3) de ladite impulsion de charge.
- 3 - Procédé conforme à la revendication 1 ou 2, comprenant une étape (E7) pour mesurer le courant (I) traversant l'accumulateur à un instant (t_{ic}) proche de la moyenne d'instants de début (t_2) et de fin (t_3) de ladite impulsion de charge.
20
- 4 - Procédé conforme à l'une quelconque des revendications 1 à 3, comprenant des étapes (E67, E78) pour mesurer la tension (U_t) aux bornes de l'accumulateur à un instant (t_{2+}) suivant
25 immédiatement l'instant de début (t_2) de ladite impulsion de charge et à un instant (t_{uc}) proche de la moyenne d'instants de début (t_2) et de fin (t_3) de
30 ladite impulsion de charge.

5 - Procédé conforme à l'une quelconque des revendications 1 à 4, comprenant en outre les étapes successives suivantes :

- appliquer (E2) une impulsion de courant de
5 décharge constant audit accumulateur, et

- mesurer (E4) la tension (U_t) aux bornes dudit accumulateur à au moins un instant prédéterminé (t_1 -) pendant ladite impulsion de courant de décharge.

10 6 - Procédé conforme à la revendication 5, selon lequel ladite étape (E4) de mesurer la tension aux bornes de l'accumulateur pendant ladite impulsion de décharge est effectuée à un instant (t_1 -) précédant immédiatement l'instant de fin (t_1) de ladite
15 impulsion de décharge.

7 - Procédé conforme à la revendication 5 ou 6, comprenant une étape (E3) pour mesurer le courant (I) traversant l'accumulateur à un instant (t_{id}) proche
20 de la moyenne d'instants de début (t_0) et de fin (t_1) de ladite impulsion de décharge.

8 - Procédé conforme à l'une quelconque des revendications 5 à 7, comprenant des étapes (E23, E34)
25 pour mesurer la tension (U_t) aux bornes de l'accumulateur à un instant (t_{0+}) suivant immédiatement l'instant de début (t_0) de ladite impulsion de décharge et à un instant (t_{ud}) proche de la moyenne d'instants de début (t_0) et de fin (t_1) de
30 ladite impulsion de décharge.

9 - Dispositif pour la mise en oeuvre du procédé conforme à l'une quelconque des revendications 1 à 8, pour mesurer l'état de charge d'un accumulateur à

tester (At) au moyen d'un générateur auxiliaire (G), caractérisé en ce qu'il comprend

- un moyen (IC1 et/ou IC2) pour appliquer une impulsion de courant de charge audit accumulateur à partir dudit générateur auxiliaire (G),

- un moyen (SH,CR,T) pour réguler le courant (I) traversant l'accumulateur à une valeur constante (I0) de manière à imposer un courant constant à l'accumulateur pendant ladite impulsion de charge, et

- un moyen (CV,CA2,MC) pour mesurer la tension (Ut) aux bornes de l'accumulateur à au moins un instant prédéterminé (t3-) pendant ladite impulsion de charge.

10 - Dispositif conforme à la revendication 9, comprenant en outre un moyen (ID1,ID2) pour appliquer une impulsion de courant de décharge à l'accumulateur à partir dudit générateur auxiliaire (G), ledit moyen pour réguler (SH,CR,T) imposant un courant constant (I0) à l'accumulateur pendant ladite impulsion de décharge, et ledit moyen pour mesurer (CV,CA2,MC) mesurant ladite tension aux bornes de l'accumulateur à au moins un instant prédéterminé (t1-) pendant ladite impulsion de décharge.

11 - Dispositif conforme à la revendication 10, dans lequel ledit générateur auxiliaire (G) alimente un circuit en pont (CP) formé par quatre branches latérales et une branche diagonale, la branche diagonale comprenant ledit accumulateur (At), une première branche latérale (B1-B3) comprenant un premier interrupteur (IC1), une seconde branche latérale (B1-B4) comprenant un second interrupteur (ID1) et une résistance de décharge (Rd), une troisième branche latérale (B2-B4) comprenant un

troisième interrupteur (IC2) et une résistance de charge (Rc), et une quatrième branche latérale (B2-B3) comprenant un quatrième interrupteur (ID2), lesdites première et troisième branches latérales
5 formant ledit moyen pour appliquer une impulsion de courant de charge à l'accumulateur (At) à partir dudit générateur auxiliaire (G) et étant traversées, avec ladite branche diagonale, par un courant (I) seulement pendant une impulsion de charge, lesdites
10 seconde et quatrième branches latérales formant ledit moyen pour appliquer une impulsion de courant de décharge à l'accumulateur (At) à partir dudit générateur auxiliaire (G) et étant traversées, avec ladite branche diagonale, par un courant (I)
15 seulement pendant une impulsion de décharge.

12 - Dispositif conforme à l'une quelconque des revendications 9 à 11, dans lequel ledit moyen pour réguler le courant traversant l'accumulateur comprend
20 une sonde à effet Hall (SH) connectée en série avec l'accumulateur et produisant une tension de sortie (U_H) dépendant dudit courant traversant l'accumulateur, un circuit de régulation (CR) recevant ladite tension de sortie (U_H), et un
25 transistor (T) connecté en série avec ledit générateur auxiliaire (G) et dont le courant de base est commandé par ledit circuit de régulation (CR) en réponse aux variations dudit courant traversant l'accumulateur.

30

13 - Dispositif conforme à la revendication 12, dans lequel ledit circuit de régulation (CR) comprend en entrée un circuit redresseur (11) produisant une tension de sortie égale à la valeur absolue de la
35 tension de sortie de ladite sonde à effet Hall (SH).

14 - Dispositif conforme à la revendication 12 ou 13, dans lequel ledit circuit de régulation (CR) comprend un isolateur opto-électronique (5).

5

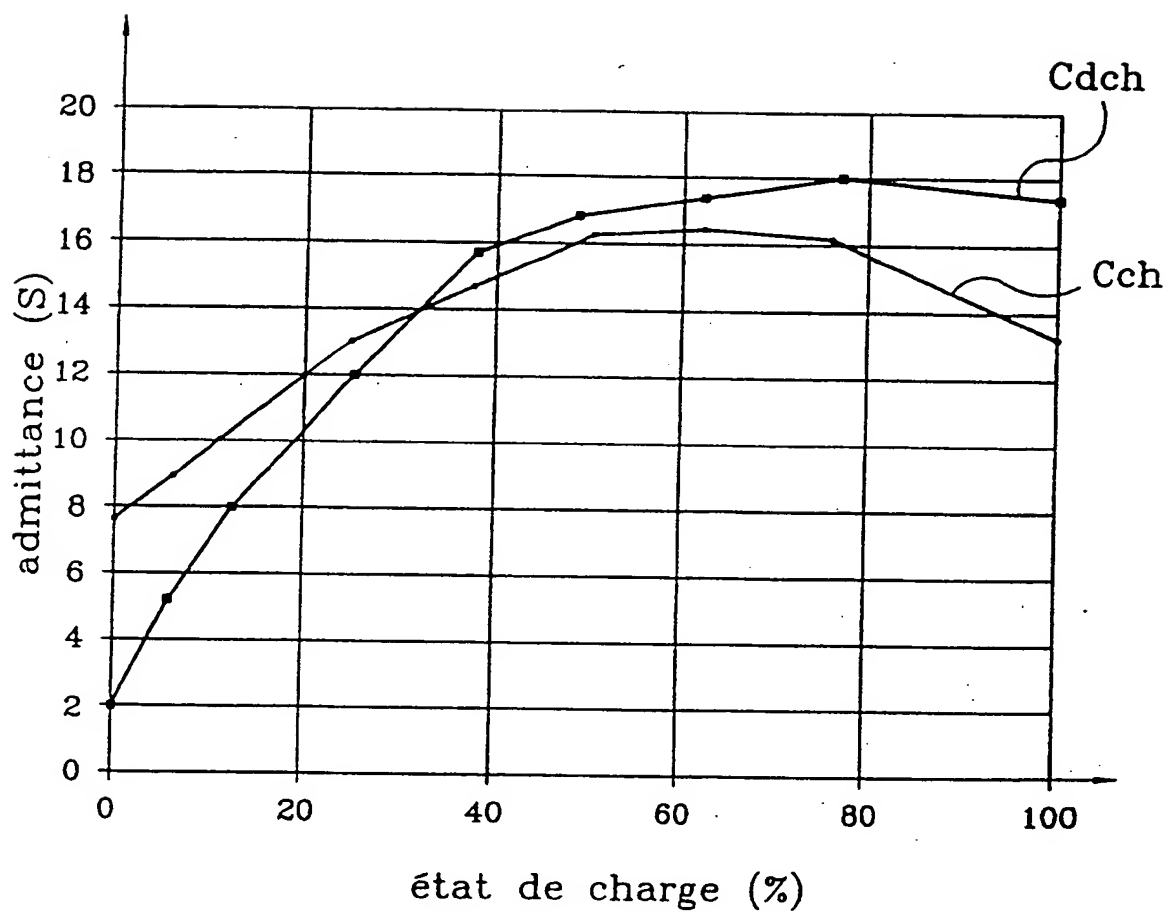
15 - Dispositif conforme à l'une quelconque des revendications 9 à 14, dans lequel ledit moyen (CV) pour mesurer la tension (U_t) aux bornes de l'accumulateur comprend au moins un isolateur opto-électronique (CV3).

10

16 - Dispositif conforme à l'une quelconque des revendications 9 à 15, comprenant un moyen (SH, CI), de préférence isolé galvaniquement dudit accumulateur (At) et dudit générateur auxiliaire (G), pour mesurer ledit courant (I) traversant l'accumulateur.

15

1/5

FIG.1

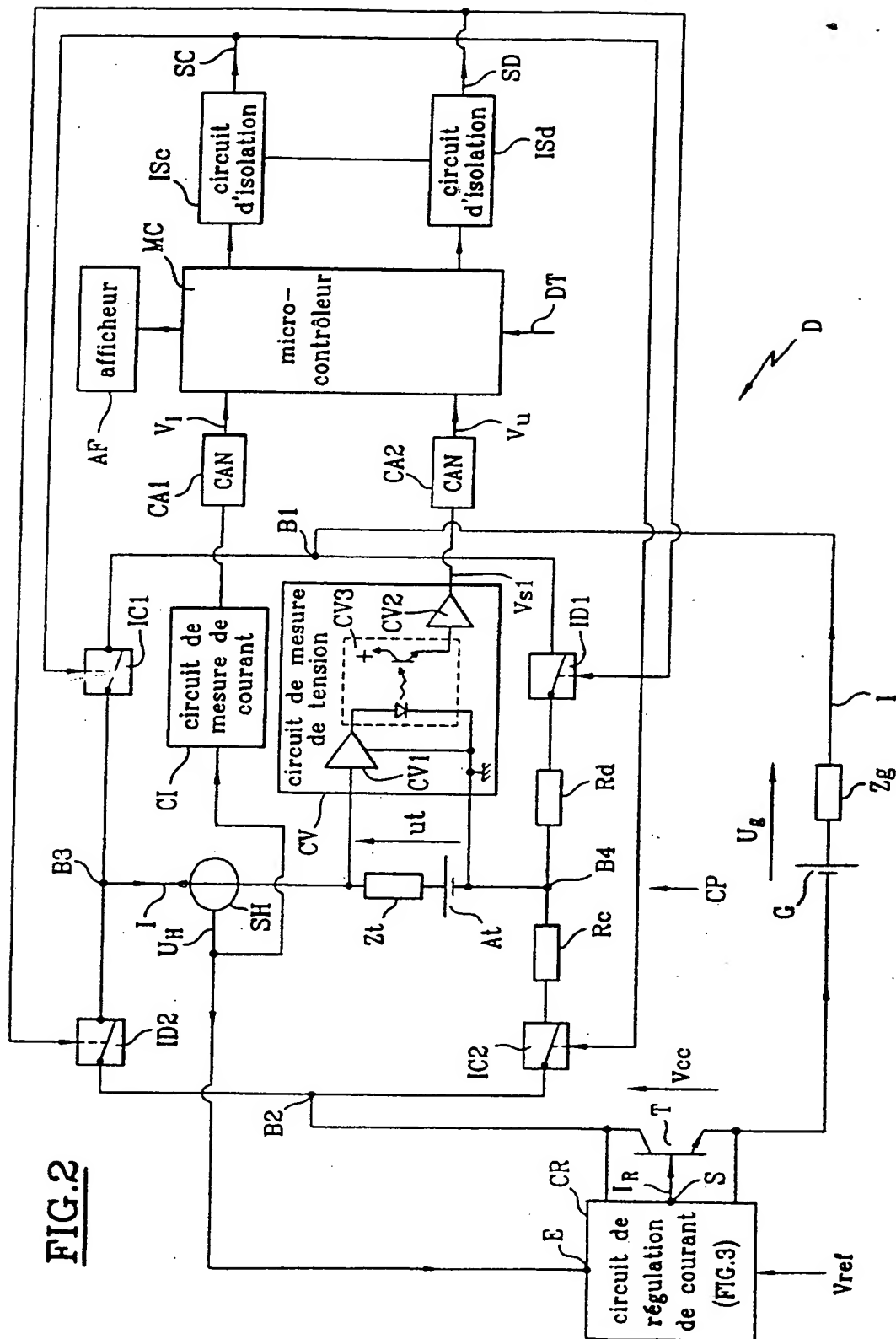
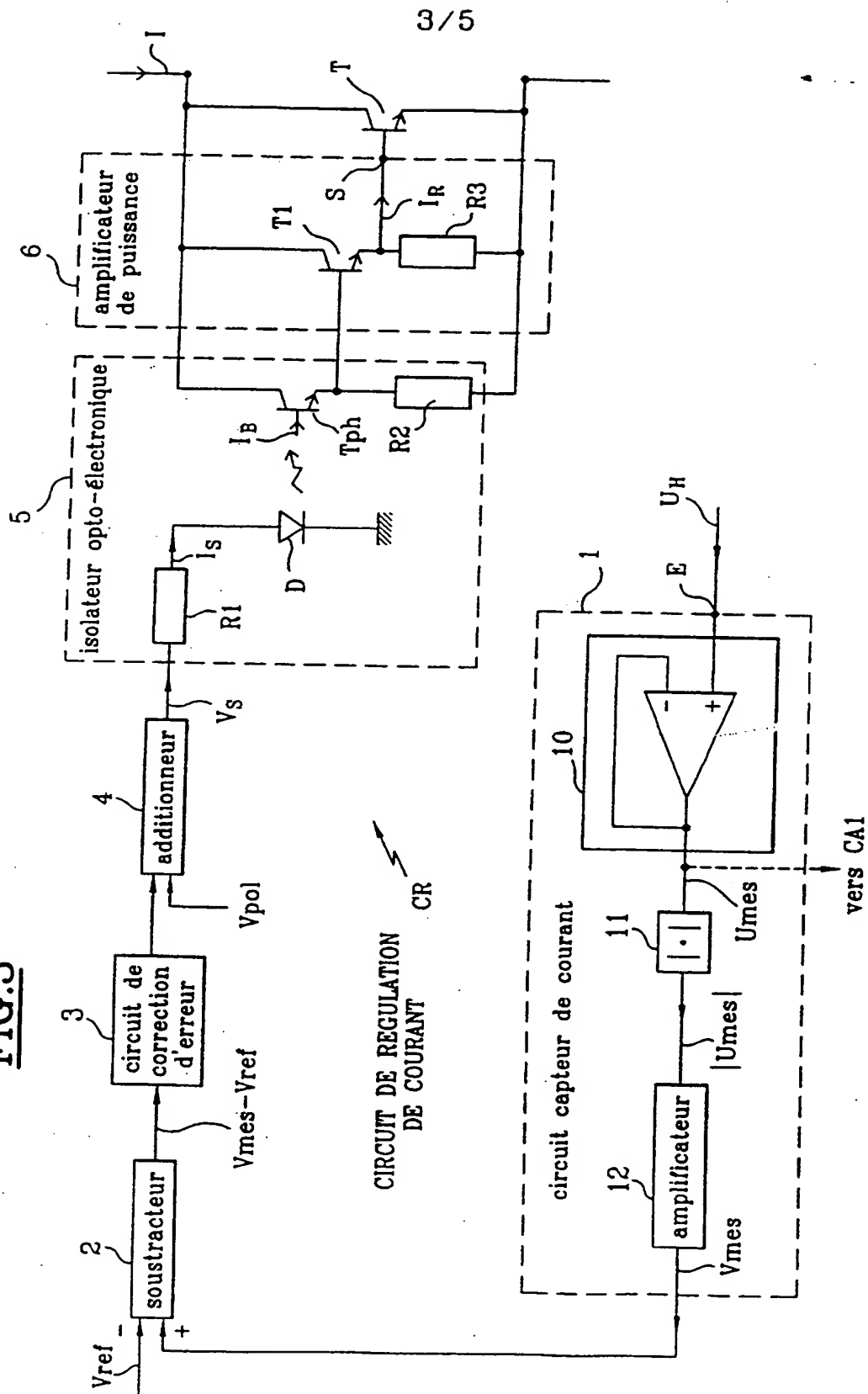


FIG.3



4/5

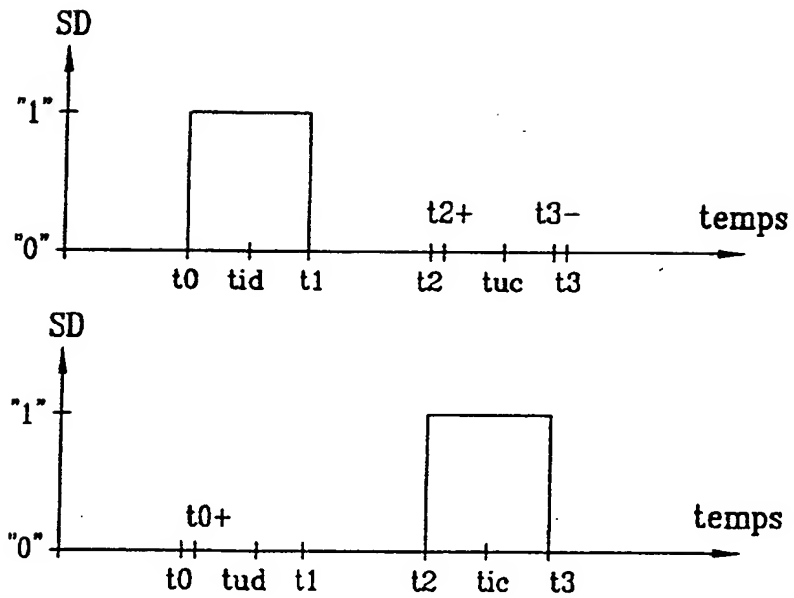
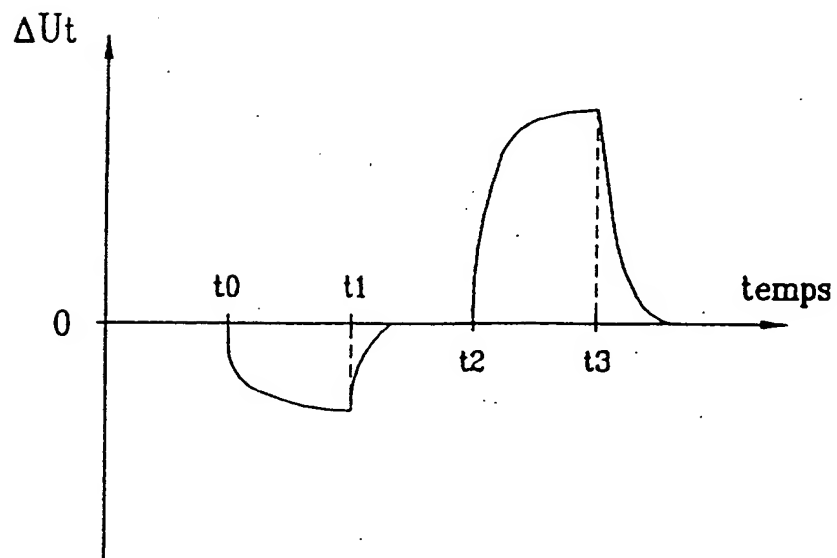
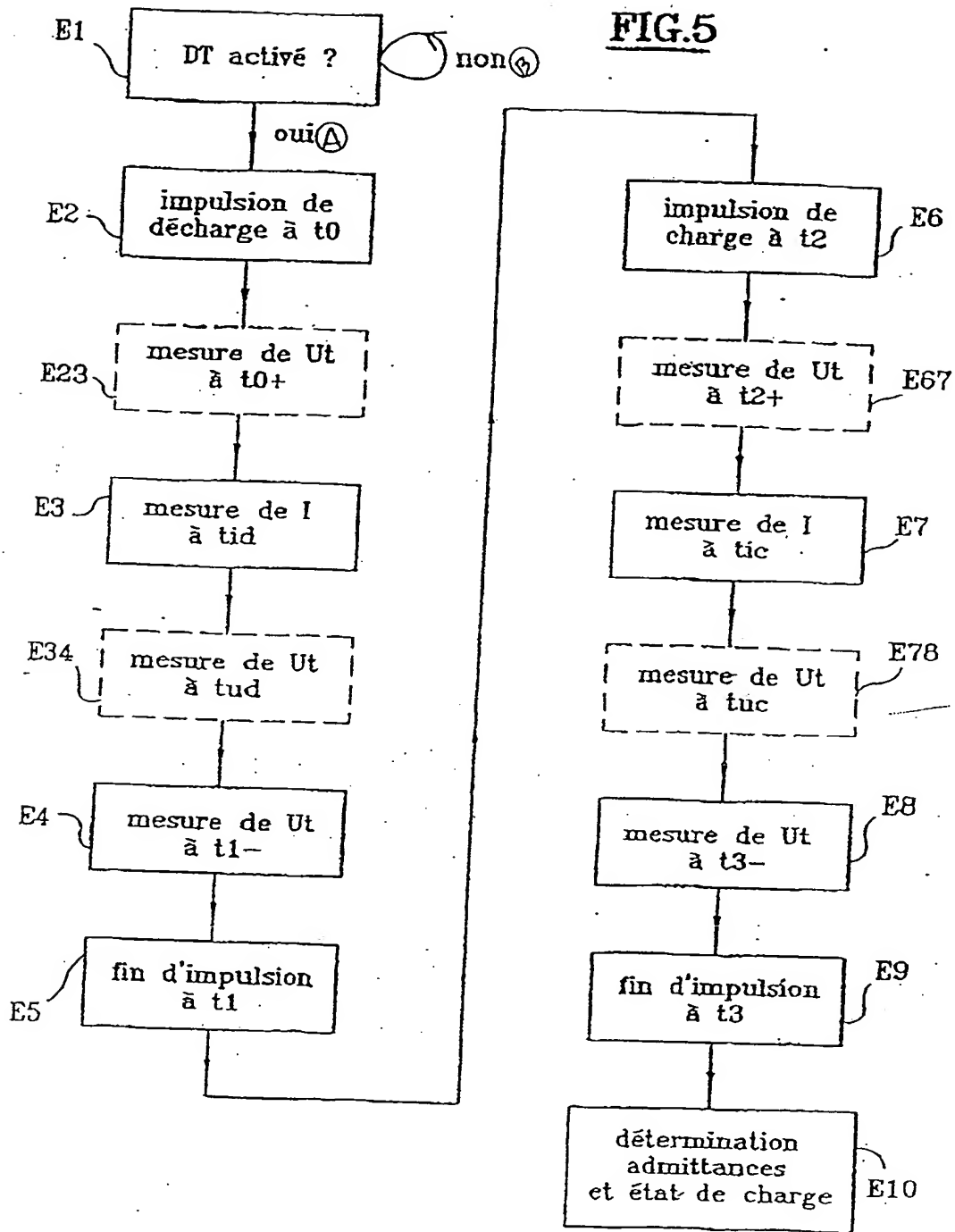
FIG.4AFIG.4B

FIG.5



REPUBLIC OF FRANCE
NATIONAL INSTITUTE OF INDUSTRIAL PROPERTY
PATENT APPLICATION NO. 2 749 397 A1

Int. Cl. ⁵ :	G 01 R 31/36
Filing No.:	96 07132
Filing Date:	June 4, 1996
Date of Public Access to Application:	December 5, 1997 Bulletin 97/49
List of Documents Cited in the Preliminary Search Report:	Refer to the end of this section.

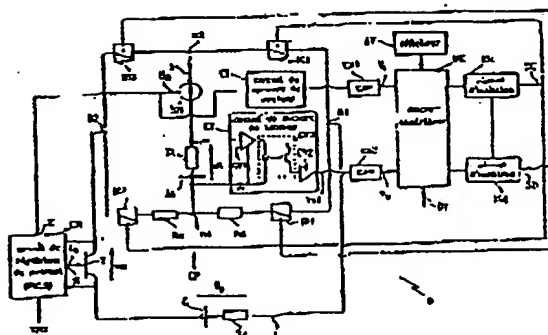
PROCESS AND DEVICE FOR MEASURING THE CHARGE STATE OF A BATTERY

Inventor:	Jean Jacques Simon
Applicant:	SAT Societe Anonyme de Telecommunications societe anonyme - France
Representative:	Martinet et Lapoux

[Abstract]

The charge state of battery (A_t) is measured using the following steps when the charge state is high: a constant charging current pulse is applied to the battery, and voltage (U_t) across the terminals of the battery is measured for at least one predetermined time during the charging current pulse. The charge state of the battery is measured regardless of level using the following additional steps: a constant discharging current pulse is applied to the battery, and voltage (U_t) across the terminals of the battery is measured for at least one predetermined time during the discharging current pulse.

The charge state of a battery is evaluated even when the admittance characteristics of the latter are not injective.



Key: CI Current measurement circuit
 AF Display device
 MC Microcontroller
 ISc, ISd Isolation circuit
 CV Voltage measurement circuit
 CR Current regulating circuit (Figure 3)

The present invention relates to a process for measurement of the charge state of a battery and to a device for implementation of the process. More specifically, the present invention relates to measurement of the charge state by applying pulsed stress to the battery.

The patent application FR-A-2 685 780 discloses a process for measurement of the charge state of an electrochemical generator which applies a constant voltage pulse to a battery in order to deliver a discharging current. Measurement of said discharging current is done immediately before the end of the pulse, which makes it possible to deduce the admittance of the battery and its charge state. However, this process can only be applied to cases where the internal admittance characteristic of the battery as a function of the charge state is injective, that is, a single charge state corresponds to a certain admittance. This only occurs for low charge state levels. For high charge states, it is not possible to evaluate the charge state of a battery by this process.

Furthermore, in practice, the curve characterizing the admittance of a battery as a function of its charge state is roughly linear for low charge states but bends for higher charge states. In Figure 1, curve Cdch is an example admittance characteristic as a function of the charge state of a nickel-cadmium battery obtained by applying a discharging current to the battery. The admittance, besides the non-bijective character of its characteristic, has low sensitivity to charge states higher than 60%, which means the evaluation of the charge state by means of a discharging current is not very precise.

The purpose of the present invention is to solve the aforementioned problems by providing a process and a device for measuring the charge state of a battery, which are more precise for high charge states and which can be used regardless of pulsed current.

For this purpose, a process for measuring the charge state of a battery is characterized by the fact that it includes the following successive steps:

- a constant charging current pulse is applied to said battery, and
- the voltage across the terminals of said battery is measured for at least one predetermined time during said charging current pulse.

The admittance characteristic as a function of the charge state obtained by applying a charging current to the battery, as shown by the curve Cch of Figure 1, is much more sensitive to high charge states, that is, greater than 60% in the case of a nickel-cadmium battery, than the admittance curve obtained with a discharging current.

The process according to the invention also relates to measuring the charge state of a battery for any pulsed current through the battery, regardless of the level of the charge state.

Thus, the process also includes the following successive steps:

- a constant discharging current pulse is applied to said battery, and
- the voltage across the terminals of said battery is measured for at least one predetermined time during said discharging current pulse.

The use of the two admittance characteristics, for a charging current and a discharging current, makes it possible to eliminate the ambiguity due to the non-bijective nature of these two curves.

In order to determine the response of the battery to the charging pulse, the step of measuring the voltage across the terminals of the battery during the charging pulse can be performed at a time immediately before the end of said charging pulse.

In a similar manner, the step of measuring the voltage across the terminals of the battery during the discharging pulse can be performed at a time immediately before the end of said discharging pulse.

In order to evaluate the admittance of the battery for a charging current, the process can include a step for measuring the current passing through the battery at a time close to the midpoint between the beginning and end of said charging pulse.

Likewise, the process can include a step for measuring the current passing through the battery at a time close to the midpoint between the beginning and end of said discharging pulse.

It is also desirable to be able to verify experimentally the theoretical voltage response of the battery for a constant charging current pulse. Steps can then be provided for measuring the voltage across the terminals of the battery at a time immediately after the beginning of said

charging pulse and at a time close to the midpoint between the beginning and end of said charging pulse.

In a comparable manner, the process can include steps for measuring the voltage across the terminals of the battery at a time immediately after the beginning of said discharging pulse and at a time close to the midpoint between the beginning and end of said discharging pulse.

A device for implementing the process according to the invention, for measuring the charge state of a battery to be tested by means of an auxiliary generator, is characterized by the fact that it includes

- a means for applying a charging current pulse to said battery from said auxiliary generator,
- a means for regulating the current passing through the battery to a constant value in order to assert a constant current on the battery during said charging pulse, and
- a means for measuring the voltage across the terminals of the battery for at least one predetermined time during said charging pulse.

The device can also include a means for applying a discharging current pulse to the battery from said auxiliary generator. The regulating means then asserts a constant current on the battery during said discharging pulse. The measuring means measures the voltage across the terminals of the battery for at least one predetermined time during said discharging pulse.

The auxiliary generator powers a bridge circuit formed by four lateral branches and a diagonal branch. The diagonal branch includes the battery. A first lateral branch includes a first switch. A second lateral branch includes a second switch and a discharging resistor. A third lateral branch includes a third switch and a charging resistor. A fourth lateral branch includes a fourth switch. The first and third lateral branches form said means for applying a charging current pulse to the battery from said auxiliary generator and they carry a current along with said diagonal branch only during a charging pulse. The second and fourth lateral branches form said means for applying a discharging current pulse to the battery from said auxiliary generator and they carry a current along with said diagonal branch only during a discharging pulse.

Typically, said means for regulating the current passing through the battery includes a Hall probe that is connected in series with the battery and that produces an output voltage depending on the current passing through the battery, a regulating circuit that receives the output voltage from the Hall probe, and a transistor that is connected in series with the auxiliary generator and whose base current is controlled by the regulating circuit in response to the variations of the current passing through the battery.

In order to regulate the current passing through the battery during the charging pulses and the discharging pulses, that is, independent of the current direction through the battery, the

regulating circuit can include at its input a rectifying circuit producing an output voltage equal to the absolute value of the output voltage of said Hall probe.

The regulating circuit can include an optoelectronic isolator, so as to isolate galvanically the means for measuring the voltage in the regulating circuit and the power circuit including the battery and the auxiliary generator.

Also for the purpose of isolation, the means for measuring the voltage across the terminals of the battery can include at least one optoelectronic isolator.

The device can also include a means, preferably galvanically isolated from the battery and from the auxiliary generator, for measuring the current passing through the battery.

Other characteristics and advantages of the present invention will appear more clearly upon reading the following description of several preferred embodiments of the invention in reference to the corresponding appended drawings in which:

- Figure 1 is a diagram showing two admittance curves of a nickel-cadmium battery as a function of the charge state (capacity/nominal capacity) of the latter, which are determined by respectively applying a charging current and a discharging current to the battery;
- Figure 2 is a block diagram of a device for measuring the charge state of a battery according to the invention;
- Figure 3 is a block diagram of a regulating circuit included in the measurement device of Figure 2;
- Figure 4A is a timing diagram for discharging and charging control signals delivered by a microcontroller included in the measurement device of Figure 2;
- Figure 4B is a timing diagram for the voltage response of the battery in Figure 2 to a constant discharging current pulse and to a constant charging current pulse; and
- Figure 5 is an algorithm of a process for measuring the charge state of a battery according to the present invention.

In reference to Figure 2, measurement device D for measuring the charge state of electrical battery At to be tested which has an internal impedance Z_t includes, according to a first embodiment of the invention, bridge circuit CP formed by four lateral branches and one diagonal branch, and auxiliary electrical accumulator generator G. Generator G delivers a voltage U_g that is greater than the nominal voltage of battery At and has an internal impedance Z_g . The voltage U_g is typically equal to 12 volts. The positive terminal of generator G is connected to first terminal B1 of bridge circuit CP. Second terminal B2 of bridge circuit CP is connected to the collector of NPN bipolar transistor T. The emitter of transistor T is connected to the negative terminal of auxiliary generator G.

First lateral branch B1-B3 of bridge circuit CP includes first switch IC1. Second lateral branch B1-B4 is made up of second switch ID1 and discharging resistor Rd connected in series.

Third lateral branch B2-B4 includes third switch IC2 and charging resistor R_c connected in series. Fourth lateral branch B2-B3 includes fourth switch ID2. Diagonal branch B3-B4 contains battery to be tested A_t and Hall probe SH connected in series. Switches IC1, ID1, IC2 and ID2 are MOS transistors.

Hall probe SH applies output voltage U_H to input E of current regulating circuit CR. Output S of circuit CR is directly applied to the base of transistor T.

Device D also includes microcontroller MC, whose role is to control switches IC1, ID1, IC2 and ID2 of bridge circuit CP and to sense numerical measurement data signals V_I and V_U which represent, respectively, the current flowing through battery A_t and the voltage at its terminals.

Device D generates constant charging and discharging current pulses in battery to be tested A_t .

In order to generate a charging pulse, microcontroller MC applies a charging control signal SC set to "1" to first and third switches IC1 and IC2 and discharging control signal SD set to "0" to second and fourth switches ID1 and ID2, so as to close switches IC1 and IC2 and to open switches ID1 and ID2. Current I flows from the positive terminal of auxiliary generator G, through switch IC1, Hall probe SH, battery A_t , charging resistor R_c , switch IC2 and into the collector-emitter junction of transistor T.

In order to generate a discharging pulse, microcontroller MC sets charging control signal SC to "0" and discharging control signal SD to "1", so as to open switches IC1 and IC2 and to close switches ID1 and ID2. Current I flows from the positive terminal of generator G, through switch ID1, discharging resistor R_d , battery A_t , Hall probe SH, switch ID2 and into the collector-emitter junction of transistor T.

Current I flowing through battery A_t is thus propagated in two opposite directions B3-B4 and B4-B3 in the diagonal branch of bridge circuit CP during the charging and discharging pulses, respectively, but in only one direction through transistor T, that is, from the collector to the emitter. Due to the presence of bridge circuit CP, a single current regulating circuit CR is activated for the two pulse types.

During a charging or discharging current pulse in battery A_t , the intensity of current I flowing through the battery is maintained constant by Hall probe SH, regulating circuit CR and transistor T. Hall probe SH transforms current I flowing in battery A_t into voltage U_H proportional to the intensity of current I. Voltage U_H is applied to input E of regulating circuit CR. Circuit CR provides regulating current I_R to the base of transistor T, which is dependent on voltage U_H and a positive reference voltage V_{ref} . Regulating current I_R varies in order to regulate the collector current of transistor T and thus to regulate current I flowing through the battery at a constant value I_0 proportional to reference voltage V_{ref} .

Charging resistor R_c and discharging resistor R_d are chosen so that transistor T operates roughly following the middle of a segment limited by two intersecting points between the charging line of the transistor and the two axes of coordinates in the collector-current characteristic curve as a function of collector-emitter voltage V_{ce} of the transistor. The transistor is typically polarized in the saturation zone of the aforementioned characteristic curve.

Current regulating circuit CR shown in Figure 3 is a negative feedback loop containing current sensor circuit 1, subtracter 2, error correction circuit 3, adder 4, optoelectronic isolator 5 and power amplifier 6. Current sensor circuit 1 essentially includes impedance corrector 10, rectifying circuit 11 and non-inverting amplifier 12.

Output voltage U_H of Hall probe SH is applied, at input E of circuit CR, to impedance corrector 10. Impedance corrector 10, consisting of an operational amplifier with simple feedback as shown in Figure 3, provides voltage $|U_{mes}|$ which is equal to voltage U_H . The input impedance of circuit 10 is very high so that very little current coming from Hall probe SH enters regulating circuit CR. Rectifying circuit 11 delivers a voltage $|U_{mes}|$ equal to the absolute value of input voltage U_{mes} as output in order to make the sign of the latter voltage unnecessary. Rectifier circuit 11 thus provides amplifier 12 with a voltage which is always positive regardless of the direction of current I through battery At. Amplifier 12 amplifies voltage $|U_{mes}|$ into a positive voltage V_{mes} which is applied to a positive input of subtracter 2.

A negative input of subtracter 2 receives reference voltage V_{ref} which is proportional to the desired current I_0 to assert in battery during the charging and discharging pulses. Output signal ($V_{mes} - V_{ref}$) of subtracter 2 is transmitted to error correction circuit 3. The latter is a conventional corrector of the proportional-integral type, also called PI corrector. The transfer function of the PI corrector is typically the sum of the transfer function for an inverting amplifier and the transfer function for an integrator.

The output of error correction circuit 3 is connected to adder 4 which delivers output voltage V_s equal to the sum of the output voltage of error correction circuit 3 and a predetermined positive polarization voltage V_{pol} . Voltage V_{pol} is set in such a way as to make transistor T conductive and to produce in battery At a current close to the desired current I_0 to assert during the charging and discharging pulses.

The output of adder 4 is connected to optoelectronic isolator 5, and in particular to the anode of light-emitting diode D through resistor R_1 . The cathode of diode D is grounded. Light-emitting diode D, carrying the output current I_s of adder 4, illuminates the base-emitter junction of NPN bipolar phototransistor T_{ph} , thus creating a variable base current I_B through the base of the phototransistor which depends on current I_s . The collector of phototransistor T_{ph} is connected directly to the collector of transistor T. The emitter of transistor T_{ph} is connected to the emitter and to the base of transistor T, respectively, through resistor R_2 and through power

amplifier 6. Optoelectronic isolator 5 ensures galvanic isolation between adder 4 and power amplifier 6, and therefore between input E of the feedback loop and its output produced by transistor T.

Power amplifier 6 has the role of amplifying the collector current of phototransistor Tph and producing a sufficiently high regulating current I_R through the base of transistor T. Circuit 6 contains NPN bipolar transistor T1 whose base is connected to the emitter of phototransistor Tph, whose collector is connected to the collectors of phototransistor Tph and of transistor T, and whose emitter is connected through resistor R3 to the emitter of transistor T. As a variant, power amplifier 6 has several bipolar transistors that are cascade connected to one another in the same manner as transistor T1 with respect to phototransistor Tph.

Thus, during a charging current pulse in battery At controlled by microcontroller MC, current I through the battery tends to decrease during the pulse because of the charge on the latter. Subtractor 2 then produces a negative output voltage, which increases the output voltages of error corrector 3 and of adder 4 and current I_B through the base of phototransistor Tph, and thus increases current I such that it returns to the value I_0 .

Inversely, during a discharging current pulse in battery At, the current through the battery tends to increase during the pulse. Subtractor 2 then produces a positive output voltage, which decreases voltage V_s output by adder 4 and current I_B through the base of phototransistor Tph and thus decreases current I so that it returns to the value I_0 .

Device D for measuring the charge state of a battery also includes current measurement circuit CI and voltage measurement circuit CV, as shown in Figure 2. Analog voltage signals output by circuits CI and CV are provided to analog-digital converters CA1 and CA2, respectively, which transform these signals into digital measurement data signals V_I and V_U which are to be accepted and processed by microcontroller MC.

Voltage measurement circuit CV produces output voltage V_{s1} equal to voltage U_t across the terminals of battery At, and galvanically isolates the battery from microcontroller MC. Circuit CV is made up, for example, of two amplifier-impedance correctors CV1 and CV2, of which the input of one is connected to battery At and the output of the other is connected to converter CA2, and of optoelectronic isolator CV3 which galvanically isolates the two amplifiers CV1 and CV2.

Current measurement circuit CI, according to a first variant, is identical to impedance corrector circuit 10 represented in Figure 3. According to a second variant, circuit CI is the same as impedance corrector 10 and voltage U_{mes} is regenerated so that it is transmitted directly to analog-digital converter CA1, as indicated in the form of a dotted line output by impedance corrector 10 in Figure 3. Finally, according to a third variant, current measurement circuit CI is eliminated, and output voltage U_H of Hall probe SH is applied directly to converter CA1. According to the three aforementioned variants, current measurement circuit CI is isolated

galvanically by Hall probe SH from the power circuit including, in particular, battery At and auxiliary generator G.

In order to completely isolate the measurement sensing and control circuits including circuits CI, CV and MC of the power circuit including, in particular, battery At and auxiliary generator G, the control of MOS switches IC1, IC2, ID1 and ID2 by microcontroller MC is preferably galvanically isolated. For this purpose, device D includes first isolation circuit ISc that galvanically isolates the microcontroller from charging switches IC1 and IC2, and second isolation circuit ISd that galvanically isolates the microcontroller from discharging switches ID1 and ID2. In each of isolation circuits ISc and ISd, for example, a transformer isolates an amplification and pulse-shaping circuit connected to the microcontroller and two amplification circuits each connected to an MOS switch.

According to a second embodiment of the device for measuring the charge state of a battery, only charging pulses are considered. In this case, lateral branches B1-B4 and B2-B3 of bridge circuit CP are eliminated, as is one of charging switches IC1 and IC2. The charging current pulses are applied by auxiliary generator G using the remaining charging switch IC1 or IC2 controlled by signal SC output by microcontroller MC.

The process for measuring the charge state of a battery according to the invention is now given in detail in reference to Figures 4A, 4B and 5.

Figure 4A is a timing diagram for the logical charging control signals SC and the discharging control signals SD. Initially, these signals are in the "0" state. In response to an exterior test triggering pulse DT input to microcontroller MC, discharging control signal SD is set to "1" at a first time t_0 in order to trigger a discharging pulse of constant current $I = I_0$ in battery At. The discharging pulse ends at a second time t_1 such that $t_1 - t_0 = 480$ ms. Signal SD is then returned to "0." At a third time t_2 is chosen such that $(t_2 - t_1)$ is roughly equal to $(t_1 - t_0)$, charging control signal SC is set to "1" in such a way as to trigger a charging pulse constant current I in battery At. The charging pulse lasts until the fourth time t_3 which is also 480 ms from the third time t_2 .

Thus, with each test triggering pulse DT, microcontroller MC starts a cycle which includes a discharging pulse followed by a charging pulse. Measurements of current I flowing through battery At and of voltage U_t across its terminals are sensed during the discharging and charging pulses. At the end of the cycle, admittance calculations are performed by the microcontroller in order to determine the charge state of the battery.

Figure 4B shows, as an example, a timing diagram of the variation of voltage ΔU_t for voltage U_t across the terminals of the battery during the aforementioned discharging and charging pulses.

Figure 5 represents the algorithm used by microcontroller MC for measuring the charge state. In a first step E1, the microcontroller is in the standby state, waiting for test triggering pulse DT. When pulse DT activates the microcontroller, a discharging pulse is produced by setting discharging control signal SD to the "1" state in the next step E2 at time t_0 . In step E3, the measurement of current I flowing through battery At is sensed at a time t_{id} between t_0 and t_1 , that is, during the duration of the discharging pulse. Typically, t_{id} is equal to the midpoint of t_0 and t_1 . The measurement of current I is obtained by sensing digital signal V_I output by analog-digital converter CA1. In step E4, voltage U_t across the terminals of the battery is measured at a time t_1 - just before the end of the discharging pulse t_1 . Typically, t_1 is equal to $(t_1 - 2 \text{ ms})$. The measurement of voltage U_t is obtained by sensing digital signal V_U output by analog-digital converter CA2. The discharging pulse is stopped by setting signal SD back to "0" in the next step E5 at time t_1 . A rest period is established from time t_1 until time t_2 , during which signals SC and SD are "0" and no measurements are sensed.

In step E6, a charging pulse is produced by setting charging control signal SC to "1" at time t_2 . A measurement of the current is sensed in the next step E7 at time t_{ic} between t_2 and t_3 . Preferably, t_{ic} is equal to the average of times t_2 and t_3 . In step E8, voltage U_t across the terminals of the battery is measured at time t_3 - immediately before the end of the charging pulse t_3 . Time t_3 is, for example, equal to $(t_3 - 2\text{ms})$. In step E9, charging control signal SC is set back to "0," and the charging pulse is stopped at time t_3 . The cycle of sensing measurements is then complete.

In the course of a last step E10, admittance values of the battery are calculated for discharging and charging from the current and voltage values measured in steps E3, E4, E7 and E8. Associated with the admittance corresponding to the discharging, there are sometimes two charge state values in the curve C_{dch} describing the admittance during discharging as a function of the charge state represented in Figure 1. Likewise, there can be two distinct charge state values for the value of admittance during charging. The use of the admittance curves for both discharging and charging makes it possible to eliminate the ambiguity concerning the charge state and to evaluate this state precisely regardless of its value. The value of the charge state is displayed in step E10 by display device AF connected to microcontroller MC in device D.

According to a first variant of the algorithm shown in Figure 5, this algorithm also includes step E23 inserted between steps E2 and E3. In the course of step E23, the voltage across the terminals of the battery is measured at time t_{0+} immediately after the beginning of the discharging pulse t_0 , that is, equal to $(t_0 + 2 \text{ ms})$, for example. Step E34 is also provided between steps E3 and E4 for measuring the voltage across the terminals of the battery at time t_{ud} which is close to the midpoint of times t_0 and t_1 , and which is typically equal to $t_0 + 300 \text{ ms}$. Additional steps E23 and E34 are not necessary for the establishment of the admittance and charge state

values, but are used to verify experimentally the behavior of the curve in terms of voltage response of the battery to a constant discharging current pulse, shown in Figure 4B.

According to a second variant, which can be combined with the first variant, the algorithm includes step E67 inserted between steps E6 and E7, and step E78 is implemented between steps E7 and E8. Step E67 consists of sensing a measurement of the voltage across the terminals of the battery at time t_2+ which is immediately after time t_2 , and which is typically equal to $(t_2 + 2 \text{ ms})$. Another voltage value is measured in step E78 at time t_{uc} which is close to the midpoint between t_2 and t_3 , and which is equal to $(t_2 + 300 \text{ ms})$. Steps E67 and E78 have a similar role to that of steps E23 and E34, relating to the experimental verification of the behavior of the curve in terms of voltage response of the battery to a constant charging current pulse.

According to a third variant, corresponding to the second embodiment of the device described in the preceding, the algorithm used by the microcontroller only consists of steps E1 and E6 to E10. Only the charging current pulse is then considered, and step E10 determines the charge state of the battery preferably for high charge states, that is, states greater than 60% for a nickel-cadmium battery, as explained in the preamble of the description. Steps E67 and E78 can be used in the third variant in the same way as in the second variant.

Claims

1. Process for measuring the charge state of battery (A_t) characterized by the fact that it includes the following successive steps:
 - (E6) a constant charging current pulse is applied to said battery, and
 - (E8) voltage (U_t) across the terminals of said battery is measured for at least one predetermined time (t_3-) during said charging current pulse.
2. Process according to Claim 1, wherein said step (E8) for measuring the voltage across the terminals of the battery during said charging pulse is performed at time (t_3-) immediately before the end (t_3) of said charging pulse.
3. Process according to Claim 1 or 2, which includes step (E7) for measuring current (I) flowing through the battery at time (t_{ic}) close to the midpoint between the beginning (t_2) and the end (t_3) of said charging pulse.
4. process according to any one of Claims 1 to 3, which includes steps (E67, E78) for measuring voltage (U_t) across the terminals of the battery at time (t_2+) immediately following the beginning (t_2) of said charging pulse and at time (t_{uc}) close to the midpoint between the beginning (t_2) and the end (t_3) of said charging pulse.
5. Process according to any one of Claims 1 to 4, which also includes the following successive steps:

- (E2) a constant discharging current pulse is applied to said battery, and
- (E4) voltage (U_t) across the terminals of said battery is measured for at least one predetermined time ($t1-$) during said discharging current pulse.

6. Process according to Claim 5, wherein said step (E4) for measuring the voltage across the terminals of the battery during the discharging pulse is performed at time ($t1-$) immediately before the end ($t1$) of said discharging pulse.

7. Process according to Claim 5 or 6, which includes step (E3) for measuring current (I) flowing through the battery at time (t_{id}) close to the midpoint between the beginning ($t0$) and the end ($t1$) of said discharging pulse.

8. Process according to any one of Claims 5 to 7, which includes steps (E23, E34) for measuring voltage (U_t) across the terminals of the battery at time ($t0+$) immediately after the beginning ($t0$) of said discharging pulse and at time (t_{ud}) close to the midpoint between the beginning ($t0$) and the end ($t1$) of said discharging pulse.

9. Device for implementing the process according to any one of Claims 1 to 8 for measuring the charge state of battery (At) to be tested by means of auxiliary generator (G), characterized by the fact that it includes

- means (IC1 and/or IC2) for applying a charging current pulse to said battery from said auxiliary generator (G),
- means (SH, CR, T) for regulating current (I) flowing through the battery at constant value ($I0$) in such a way as to assert a constant current on the battery during said charging pulse, and
- means (CV, CA2, MC) for measuring voltage (U_t) across the terminals of the battery for at least one predetermined time ($t3-$) during said charging pulse.

10. Device according to Claim 9, which also includes means (ID1, ID2) for applying a discharging current pulse to the battery from said auxiliary generator (G), said regulating means (SH, CR, T) for asserting constant current ($I0$) in the battery during said discharging pulse, and said measuring means (CV, CA2, MC) for measuring said voltage across the terminals of the battery for at least one predetermined time ($t1-$) during said discharging pulse.

11. Device according to Claim 10, in which said auxiliary generator (G) powers bridge circuit (CP) formed by four lateral branches and one diagonal branch, the diagonal branch includes said battery (At), first lateral branch (B1-B3) includes first switch (IC1), second lateral branch (B1-B4) includes second switch (ID1) and discharging resistor (R_d), third lateral branch (B2-B4) includes third switch (IC2) and charging resistor (R_c), and fourth lateral branch (B2-B3) includes fourth switch (ID2), said first and third lateral branches form said means for applying a charging current pulse to battery (At) from said auxiliary generator (G) and carry current (I) with said diagonal branch only during a charging pulse, said second and fourth lateral branches form

said means for applying a discharging current pulse to battery (At) from said auxiliary generator (G) and carry current (I) with said diagonal branch only during a discharging pulse.

12. Device according to any one of Claims 9 to 11, in which said means for regulating the current passing through the battery includes Hall probe (SH) connected in series with the battery and produces output voltage (U_H) which depends on said current flowing through the battery, regulating circuit (CR) receives said output voltage (U_H), and transistor (T) connected in series with said auxiliary generator (G) and its base current is controlled by said regulating circuit (CR) in response to the variations of said current flowing through the battery.

13. Device according to Claim 12, in which said regulating circuit (CR) includes, at the input, rectifying circuit (11) producing an output voltage equal to the absolute value of the output voltage of said Hall probe (SH).

14. Device according to Claim 12 or 13, in which said regulating circuit (CR) includes optoelectronic isolator (5).

15. Device according to any one of Claims 9 to 14, in which said means (CV) for measuring voltage (U_t) across the terminals of the battery includes at least one optoelectronic isolator (CV3).

16. Device according to any one of Claims 9 to 15, which includes means (SH, CI) that is preferably galvanically isolated from said battery (At) and from said auxiliary generator (G) for measuring said current (I) flowing through the battery.

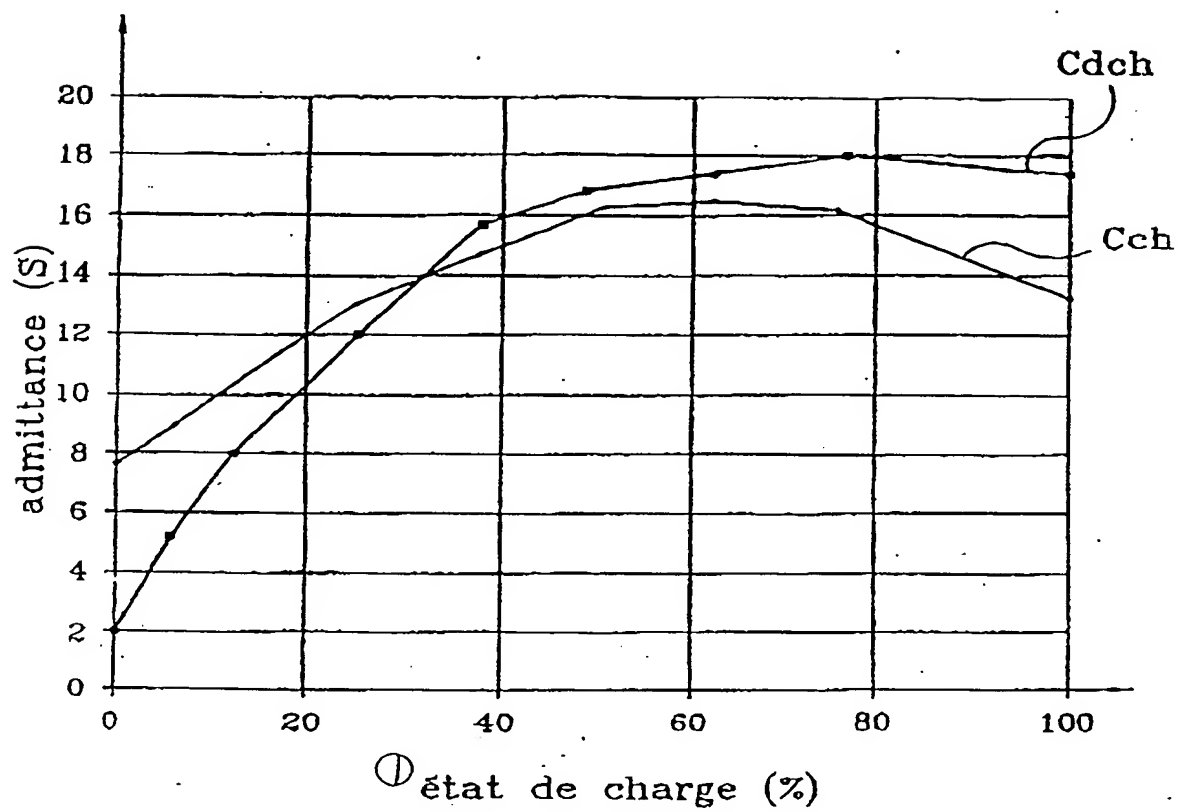
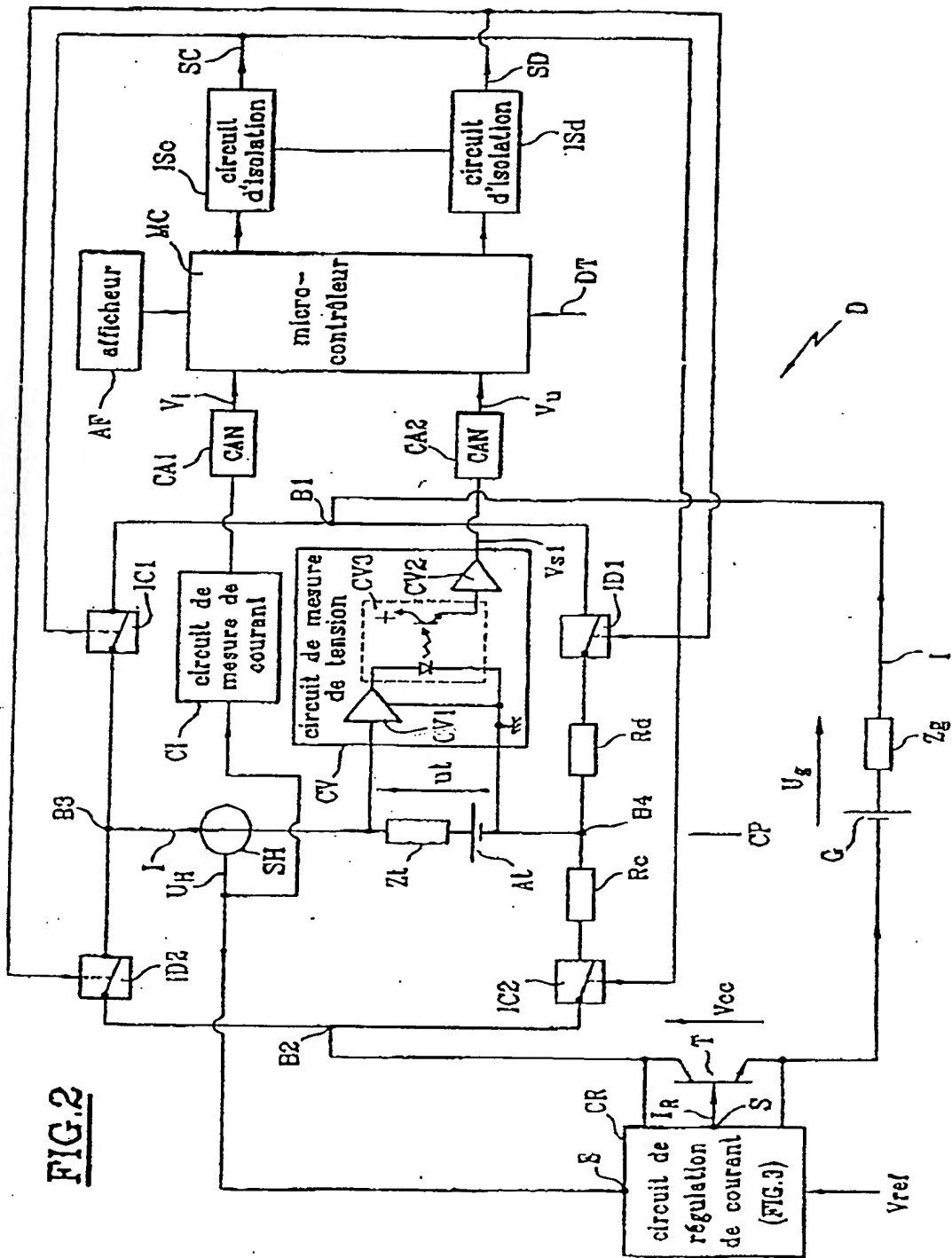


Figure 1

Key: 1 Charge state (%)



[Key to previous page:]

CI Current measurement circuit
AF Display device
MC Microcontroller
ISc, ISd Isolation circuit
CV Voltage measurement circuit
CR Current regulating circuit (Figure 3)

[Key to previous page:]

CR	Current regulating circuit
1	Current sensor circuit
2	Subtractor
3	Error correction circuit
4	Adder
5	Optoelectronic isolator
6	Power amplifier
12	Amplifier

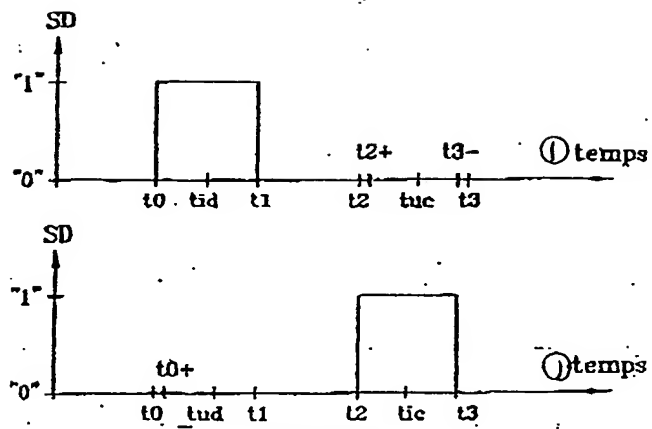


Figure 4A

Key: 1 Time

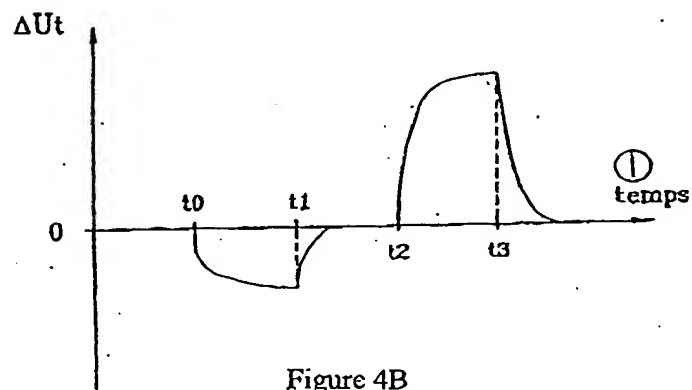


Figure 4B

Key: 1 Time

[Key to previous page:]

A	No
B	Yes
E1	DT activated?
E2	Discharging pulse at t_0
E23	Measurement of U_t at t_{0+}
E3	Measurement of I at t_{id}
E34	Measurement of U_t at t_{ud}
E4	Measurement of U_t at t_{1-}
E5	End of pulse at t_1
E6	Charging pulse at t_2
E67	Measurement of U_t at t_{2+}
E7	Measurement of I at t_{ic}
E78	Measurement of U_t at t_{uc}
E8	Measurement of U_t at t_{3-}
E9	End of pulse at t_3
E10	Determination of admittance and charge state values

FRENCH REPUBLIC
National Institute
of Industrial Property

Application Number
FA 529150
FR 9607132

PRELIMINARY SEARCH REPORT
established on the basis of the most
recent claims filed before the start
of the search

DOCUMENTS CONSIDERED TO BE RELEVANT		Claims concerned in the examined document
Category	Citation of document with indication, where appropriate, of relevant passages	
X	EP 0 336 381 A (HABRA ELEKTRONIK GMBH) October 11, 1989 * abstract; figure * * column 5, line 29 – column 6, line 9 * * * column 7, line 5 – line 31 * * column 10, line 30 – line 34 * —	1-16
Y	EP 0 549 464 A (ALCATEL N.V.) June 30, 1993 * abstract; figures * * column 1, line 24— line 43 *	1-16
D	& FR 2 685 780 A —	
Y	GB 2 275 118 A (HEWLETT PACKARD CO) August 17, 1994 * page 1, line 14 – line 32; claim 10; figures 2,4 * * page 9, line 8 – page 10, line 27 * —	1-16
A	WO 96 05508 A (CHAMPLIN KEITH S) February 22, 1996 * page 6, line 3 – line 26; figures 1-4 * —	1
A	EP 0 689 061 A (ALSTHOM CGE ALCATEL) December 27, 1995 * abstract; figures 5, 6 * —	1
Date of completion of the search February 5, 1997		Examiner Fritz, S
CATEGORY OF CITED DOCUMENTS		
X: Particularly relevant if taken alone.		
Y: Particularly relevant if combined with another document of the same category.		
A: Technological background.		
O: Non-written disclosure.		
P: Intermediate document.		
T: Theory or principle underlying the invention.		
E: Earlier patent document, but published on, or after the filing date.		
D: Document cited in the application.		
L: Document cited for other reasons.		
&: Member of the same patent family, corresponding document.		

FIG.3

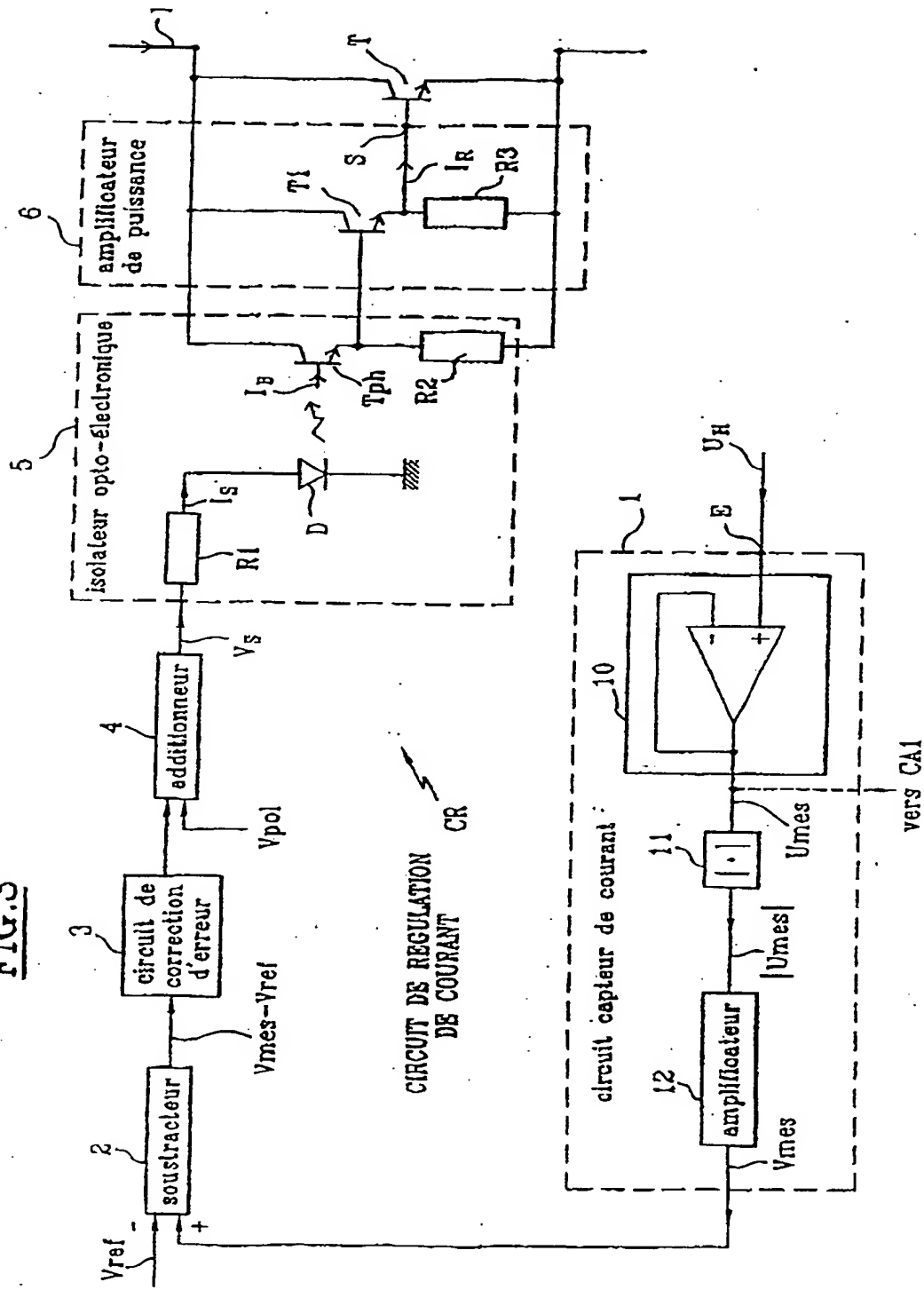


FIG.5

